

УДК 004.415

І. Майків

Тернопільський національний економічний університет

МЕТОД СТРУКТУРНОГО СИНТЕЗУ КОНТРОЛЕРІВ ПОСЛІДОВНИХ ІНТЕРФЕЙСІВ НА БАЗІ ПЛІС

Резюме. Удосконалено метод проектування цифрових пристроїв із реконфігурованою структурою на базі програмованих логічних інтегральних схем (ПЛІС) за рахунок введення нового критерію якості, який відображає програмні затрати на реалізацію алгоритмів у системах, що містять процесорні ядра (hard, soft-процесори), реалізовані у складі ПЛІС. Даний метод адаптовано для розв'язання задачі структурного синтезу контролерів послідовних інтерфейсів (КПІ) у реконфігурованих обчислювальних системах на базі ПЛІС.

Ключові слова: структурний синтез, морфологічний аналіз, контролер інтерфейсу, мікроконтролер, програмована логічна інтегральна схема.

I. Maykiv

THE METHOD OF STRUCTURAL SYNTHESIS OF CONTROLLERS OF SERIAL INTERFACES ON THE BASIS OF PLD

The summary. The method of structural synthesis of devices with reconfigurable structure on the basis of programmable logic device (PLD) is improved at the expense of introduction of new index of quality. The proposed index of quality displays software expenses at realization of algorithms in systems on the basis of PLD which include processor cores (hard, soft-core) that are implemented inside of PLD. The offered method is adapted for the decision of a task of structural synthesis of controllers of serial interfaces at reconfigurable computing systems on the basis of PLD.

Key words: structural synthesis, morphological analysis, interface controller, microcontroller, programmable logic device.

Вступ. Обчислювальні пристрої із реконфігурованою апаратною структурою [1 – 3] широко використовують у системах реального часу, в яких часто необхідно змінити алгоритм функціонування системи. При цьому реалізація таких систем на базі універсальних обчислювальних засобів (процесорів, мікроконтролерів), які допускають можливість віддаленого перепрограмування в режимі on-line, не завжди можлива через складність самих алгоритмів опрацювання даних, що не допускає їх програмну реалізацію в реальному часі.

Елементною базою для створення таких пристроїв є програмовані логічні інтегральні мікросхеми (ПЛІС) [4, 5], що дозволяє створювати на їх базі обчислювальні та керуючі пристрої, апаратна структура яких якнайкраще налаштована на реалізацію необхідного алгоритму. В цілому це дозволяє отримати більш ефективний пристрій порівняно із рішеннями на базі універсальних обчислювальних засобів.

Означений підхід до побудови обчислювальних систем на базі ПЛІС отримав назву Reconfigurable Computing [3], який містить поняття цифрової (обчислювальної) системи, структуру якої, залежно від специфіки задачі, яку розв'язують, реконфігурують для максимально ефективної реалізації алгоритму.

Одночасно інтенсивно розвивається напрямок, що передбачає поєднання в ПЛІС спеціалізованих апаратних засобів (АЗ) для ефективного розв'язання окремих задач, які вимагають інтенсивних обчислень та універсальних АЗ, а саме, вбудованого апаратного ядра процесора (hard-core) [6, 7] або його створення на базі логічних ресурсів ПЛІС (soft-core) [8-10] для розв'язання задач, що не вимагають швидкої реакції системи на зовнішні події. В останньому випадку розробник самостійно вибирає тип процесорного ядра, характеристики якого найкраще підходять для розв'язання задачі.

Дані, наведені в [11], свідчать, що відсоток проектів на базі ПЛІС, які поєднують універсальне та спеціалізоване АЗ, у 2003 році становив лише 10% від загальні кількості розпочатих проектів, а за прогнозами на 2013 рік цей показник зростає до 50%. У результаті розробник має кілька напрямків для реалізації системи на базі ПЛІС:

1. Спеціалізована система – передбачає розроблення та створення спеціалізованого АЗ, архітектура якого оптимізована для реалізації конкретного алгоритму, що забезпечує максимальну ефективність його виконання. Даний варіант доцільно використовувати для розв’язання у реальному часі задач з інтенсивними потоками даних, для опрацювання яких використовують складні алгоритми, що вимагає значних затрат часу на їх реалізацію програмним методом. Недоліком такого технічного рішення (ТР) є те, що для кожного алгоритму необхідно створювати нове АЗ.

2. Універсальна система – передбачає використання процесорного ядра в складі ПЛІС та розроблення спеціалізованого програмного забезпечення (ПЗ), яке реалізує алгоритм опрацювання даних. Даний варіант допускає використання й адаптацію раніше розробленого ПЗ і його доцільно використовувати для реалізації нескладних алгоритмів або у випадку, коли інтенсивність потоків даних є низькою. Перевагою такого ТР є те, що не залежно від складності алгоритму апаратні затрати залишаються постійними і визначаються затратами на реалізацію процесора в складі ПЛІС.

3. Комбінована система, що передбачає поєднання процесорного ядра та спеціалізованого АЗ, що реалізує частини алгоритму, які вимагають інтенсивних обчислень, а, отже, значних затрат часу у випадку їх програмної реалізації процесором у складі ПЛІС.

Такий стан речей вимагає створення нових або адаптації вже існуючих методів структурного синтезу обчислювальних пристроїв та їх компонентів на базі ПЛІС, які враховуватимуть характер процесів, що дозволить отримати технічні рішення з оптимальними функціонально-вартісними показниками.

1. Відомі методи структурного синтезу обчислювальних і цифрових систем на базі ПЛІС

Оптимальний структурний синтез є одним із традиційних завдань, що вирішують при проектуванні різних технічних об’єктів. Загальні підходи до його вирішення [12-17] базуються на методах дискретної оптимізації (віток та границь, морфологічного синтезу та ін.). Однак більшість із відомих методик [18-19] орієнтовані на проектування обчислювальних систем на базі мікропроцесорів (МП) та мікроконтролерів (МК).

У роботі [20] зазначено, що на даний час неможливо запропонувати загальну методику структурного синтезу обчислювальних систем на базі ПЛІС. Натомість пропонується формування бібліотеки методів і відповідних їм ТР, які реалізують вказаний алгоритм, а сама задача оптимального структурного синтезу зводиться до пошуку у попередньо сформованій множині таких ТР, параметри яких відповідають встановленим обмеженням. У цілому такий підхід зводить процес проектування систем на базі ПЛІС до ряду послідовних етапів **алгоритм – множина методів – множина технічних рішень**, які відображаються залежністю

$$A \Rightarrow M \Rightarrow P, \quad (1)$$

де A – алгоритм; M – множина методів рішення A ; P – множина ТР, що реалізують множину M .

Критеріями оцінювання ефективності ТР є такі критерії якості:

– сумарні апаратні затрати (Q) – відображають сумарні затрати логічних ресурсів ПЛІС на реалізацію системи, що не повинні перевищувати допустимі апаратні затрати (Q_0);

– сумарний час виконання алгоритму (T) – не повинен перевищувати допустимий час виконання алгоритму (T_0).

Однак вказані критерії оцінювання не враховують того, що при реалізації системи на ПЛІС може бути використано процесорне ядро [11], що дозволяє реалізувати алгоритм опрацювання даних програмно або комбінованим методом. При цьому, незалежно від складності алгоритму, сумарні апаратні затрати залишаються практично незмінними і визначаються затратами на реалізацію процесорного ядра та периферійних пристроїв у складі ПЛІС. Для прикладу, окрім відомих програмного та апаратного методів реалізації контролерів послідовних інтерфейсів (КПІ), в [21, 22] запропоновано програмно-апаратний метод, який передбачає реалізацію апаратними засобами ПЛІС процесів приймання та передавання біта (функції підрівня передавання сигналів, фізичного рівня згідно із моделлю ISO/OSI [23] та програмну реалізацію процесів опрацювання й формування повідомлень (функції канального рівня) з допомогою МК у складі ПЛІС (рис.1).

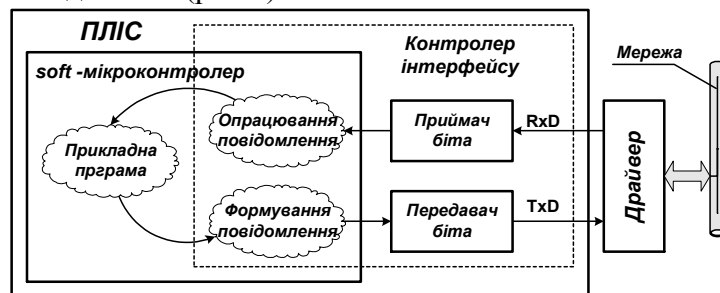


Рис. 1. Структурна схема системи на базі ПЛІС з програмно-апаратним контролером інтерфейсу

В цьому випадку розробнику необхідно вибрати такий спосіб реалізації КПІ, який забезпечить оптимальне співвідношення між апаратними затратами на реалізацію системи, об'ємом пам'яті, що займає у постійній пам'яті процесора ПЗ, який реалізує процеси опрацювання та формування повідомлень, і часом, який витрачає МК на їх виконання.

Отже, очевидною є необхідність до вже існуючих критеріїв якості (Q, T) додати новий критерій – сумарні програмні затрати (R), що відображає загальний об'єм пам'яті, необхідний для ПЗ, яке реалізує алгоритми опрацювання даних у реконфігурованих обчислювальних системах на базі ПЛІС, у складі яких є процесорні ядра. Новий критерій якості дозволяє коректніше (правильно) оцінити ефективність ТР, а також розглянути доцільність реалізації системи на базі МК як альтернативного варіанта, оскільки більшість *soft* та *hard* процесорних ядер є повними або усіченими моделями відомих архітектур процесорів, на базі яких реалізують МК.

Таким чином, результати аналізу засвідчили, що відомі методи структурного синтезу обчислювальних пристроїв та систем на базі ПЛІС не враховують того факту, що на даному етапі розвитку для реалізації алгоритмів опрацювання даних у складі ПЛІС широко застосовують апаратні та синтезовані процесорні ядра.

Метою дослідження є вдосконалення відомих методів структурного синтезу обчислювальних пристроїв і систем на базі ПЛІС, у складі яких присутні процесорні ядра, а також його подальша адаптація для розв'язання задачі структурного синтезу КПІ.

2. Підходи до структурного синтезу контролерів послідовних інтерфейсів

Задача проектування (реалізації) КПІ формулюється як синтез структури КПІ, що забезпечує ефективну реалізацію протоколу обміну даними при мінімальних затратах на реалізацію системи, що визначаються множиною критеріїв якості.

Результатом розв'язання задачі проектування є опис проекту, який відображає структуру та алгоритм функціонування КПІ вхідною мовою САПР (VHDL, Verilog, Assembler, Сі і т.д.), виходячи із вибраного способу реалізації КПІ. Відповідно до [24] модель КПІ можна представити як

$$D = \langle A, B, G \rangle, \quad (2)$$

де A – алгоритм протоколу обміну даними; $B = \{b_i : i = \overline{1 \div N}\}$ – множина функціональних елементів (ФЕ), з яких формується структура КПП; G – процедура, що описує проект КПП.

2.1. Функціональний аналіз

Вихідною інформацією на етапі функціонального аналізу є:

- протокол обміну даними, заданий стандартом на інтерфейс, який може бути представлений граф-схемою алгоритму, набором часових діаграм та ін.;
- множина часових та електричних параметрів, які також задаються стандартом на інтерфейс;
- технічні характеристики елементної бази, на якій заплановано реалізувати КПП.

На даному етапі виконується аналіз протоколу обміну даними, за результатами якого визначається:

- множина форматів повідомлень $\{L\}$ та їх структурна організація;
- множина операцій з опрацювання даних $\{K\}$, що виконуються при прийманні та передаванні повідомлень;
- множина інформаційних ознак $\{E\}$, що дозволяють виявити помилки у повідомленні та забезпечують інформаційну сумісність на рівні біта і повідомлення в цілому;
- множина інформаційних ознак $\{X\}$, що визначають напрямок і порядок обміну даними;
- час приймання/передавання біта (t_{bit});
- формат кодування (модуляції) біта на фізичному рівні.

Вказані параметри формують вектор функціональних обмежень для КПП

$$\langle L, K, E, X, \dots, t_{bit} \rangle. \quad (3)$$

Повний перелік параметрів, які входять у (3), є індивідуальний для кожного інтерфейсу та уточнюється на етапі функціонального аналізу. Одночасно, на основі множини $\{K\}$, яка визначає множину операцій з опрацювання даних при прийманні та передаванні повідомлень, формується множина ФЕ $\{B\}$ (2), елементи якої реалізують вказані операції.

Кожен із ФЕ, які утворюють множину $\{B\}$, можна реалізувати як програмно, так і апаратно, в результаті чого можна записати

$$B = H \cup S, \quad (4)$$

де $H = \{h_i : i = \overline{1 \div N}\}$ – множина апаратно реалізованих ФЕ; $S = \{s_i : i = \overline{1 \div N}\}$ – множина програмно реалізованих ФЕ.

Усі ФЕ, залежно від способу реалізації, характеризуються множиною критеріїв якості. Для апаратно реалізованих ФЕ

$$h_i = \{q_i, t_{hi}\}, \quad (5)$$

де q_i – апаратні затрати на реалізацію ФЕ; t_{hi} – час виконання операції апаратно реалізованим ФЕ.

Аналогічно програмно реалізований ФЕ характеризується множиною

$$s_i = \{r_{si}, t_{si}\}, \quad (6)$$

де r_{si} – об'єм підпрограми, що реалізує ФЕ; t_{si} – час виконання операції програмно реалізованим ФЕ.

2.2. Структурний синтез та пошук оптимальних рішень

Для реалізації процесу структурного синтезу КПП доцільно використати морфологічний метод [25-27], який передбачає виділення базових функцій системи, що реалізуються множиною базових ФЕ $\{B\}$. На їх основі формується морфологічна матриця (ММ) із кількістю рядків N (відповідає числу базових ФЕ) та кількістю стовпців M (відповідає числу альтернативних варіантів реалізації кожного ФЕ):

$$\left\{ \begin{array}{l} P_1 = \langle P_{11} \dots P_{1j} \dots P_{1M} \\ \vdots \\ P_i = \langle P_{i1} \dots P_{ij} \dots P_{iM} \\ \vdots \\ P_N = \langle P_{N1} \dots P_{Nj} \dots P_{NM} \end{array} \right\}, \quad (7)$$

де $i = 1 \dots N$, $j = 1 \dots M$.

Основними положеннями дискретної оптимізації передбачається, що кожен базовий варіант ФЕ із множини $\{B\}$, яка утворена після декомпозиції КПП, характеризується множиною показників якості (5, 6).

Умовами оптимізації є: 1) альтернативність рішень за сторонами; 2) перевага одних рішень над іншими.

Перша умова (альтернативність) передбачає, що всі M можливих варіантів реалізації вузла в межах n -го рядка ММ є альтернативними.

Друга умова (перевага одних рішень над іншими) представляється таким чином: на скінченій множині можливих ТР $\{P\}$ (1), що задана ММ (7), а сила визначається множиною всіх можливих комбінацій індексів j_i , де $i = 1 \dots N$, $j = 1 \dots M$, необхідно знайти вектор

$$\vec{P} = \langle j_1 \dots j_i \dots j_N \rangle \in \{P\}, \quad (8)$$

який відображає одну із можливих комбінацій індексів j_i ФЕ, яка забезпечує мінімізацію цільової функції за всіма критеріями якості: Q – сумарні апаратні затрати на реалізацію КПП; R – сумарні програмні затрати; T – сумарний час виконання алгоритму, який реалізує протокол обміну даними, що в цілому можна виразити співвідношенням

$$F_{opt} = f(Q, R, T) \rightarrow \min. \quad (9)$$

Усі відомі методи багатокритеріальної оптимізації зводять векторний синтез до скалярного [13, 14], з яких найпоширенішим є знаходження оптимального рішення за результирующим показником якості k_p як мінімумом добутку критеріїв якості

$$k_p = Q \cdot R \cdot T \rightarrow \min \quad (10)$$

або зваженої їх суми

$$k_p = \alpha \cdot \sum_{i=1}^N \sum_{j=1}^M q_{ij} \cdot x_{ij} + \beta \cdot \sum_{i=1}^N \sum_{j=1}^M t_{ij} \cdot x_{ij} + \gamma \cdot \sum_{i=1}^N \sum_{j=1}^M r_{ij} \cdot x_{ij} \rightarrow \min \quad (11)$$

із урахуванням обмежень

$$\sum_{i=1}^N \sum_{j=1}^M q_{ij} \cdot x_{ij} \leq Q_0, \quad (12)$$

$$\sum_{i=1}^N \sum_{j=1}^M t_{ij} \cdot x_{ij} \leq T_0, \quad (13)$$

$$\sum_{i=1}^N \sum_{j=1}^M r_{ij} \cdot x_{ij} \leq R_0, \quad (14)$$

де x_{ij} – двійкове число, що дорівнює 1, при виборі j -го варіанта i -го вузла; Q_0 – допустимі апаратні затрати на реалізацію КПП; T_0 – допустимий час виконання всіх операцій (визначається тривалістю повідомлення та міжкадровим проміжком); R_0 – допустимий об'єм програм, що реалізують КПП; α, β, γ – вагові коефіцієнти, значення яких визначають методом експертних оцінювань.

3. Методика проектування контролерів послідовних інтерфейсів

Суперечності між різними критеріями якості виключає рішення, краще за всіма критеріями. Тому доцільним є створення методики автоматизованого проектування КПП на основі вище формалізованого розв'язання задачі структурного синтезу та дискретної оптимізації, що включає етапи функціонального аналізу, структурного синтезу та пошуку ТР, оптимальних за функціонально-вартісними показниками. Блок-схема узагальненого алгоритму запропонованої методики зображена на рис.2.

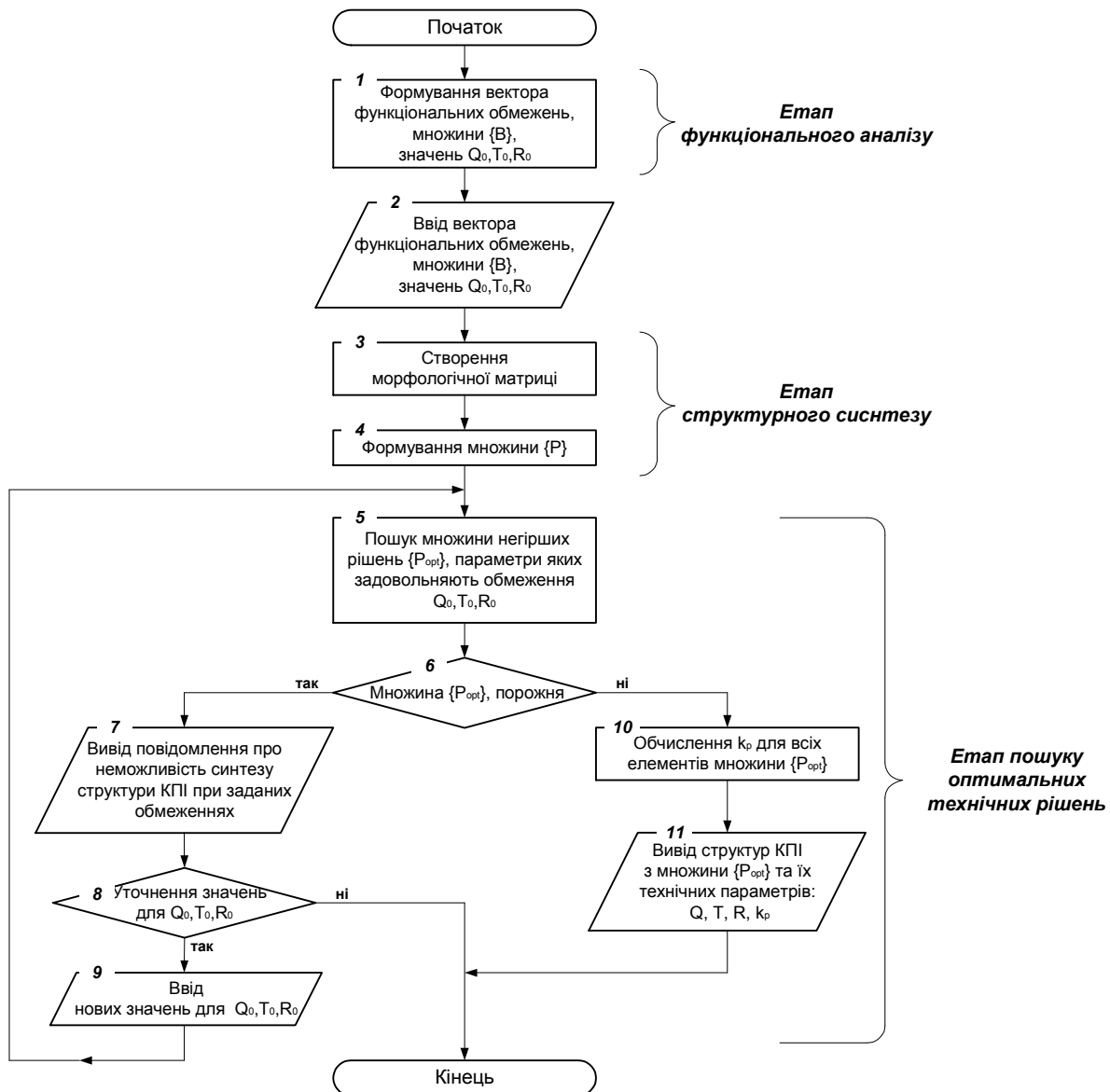


Рис. 2. Блок-схема узагальненого алгоритму методики структурного синтезу КПП

Оператор 1 виконує процес функціонального аналізу, за результатами якого формується множина ФЕ $\{B\}$, необхідна для реалізації КПП, визначається ряд вхідних

параметрів, які формують вектор функціональних обмежень для КПП, а також задаються граничні значення критеріїв якості (Q_0, R_0, T_0) . Оператор 2 забезпечує введення даних, отриманих на етапі функціонального аналізу. На основі отриманих даних оператор 3 формує ММ, на базі якої оператор 4, шляхом повного перебору можливих комбінацій елементів ММ, генерує множину можливих структур КПП $\{P\}$. Оператор 5 здійснює пошук оптимальних ТР у множині $\{P\}$, використовуючи безумовний критерій переваги (БКП), тобто реалізує принцип оптимальності за Парето [16]. Знайдені ТР, параметри яких задовольняють умови (12-14), формують множину негірших рішень (МНР) $\{P_{opt}\}$, перевірку яких виконує оператор 6.

У випадку, якщо МНР виявилась порожньою, то виконується оператор 7, який виводить повідомлення, що при заданих значеннях Q_0, R_0, T_0 синтезувати структуру КПП неможливо і пропонує розробнику уточнити граничні значення критеріїв якості. Оператор 8 (умовного переходу) перевіряє рішення, яке прийняв розробник. Якщо розробник погодився їх уточнити, оператор 9 забезпечує введення нових значень для Q_0, R_0, T_0 , після чого знову виконуються оператори 5 і 6. У випадку негативного рішення розробника процес проектування завершується. Якщо МНР не виявилась порожньою, оператор 10 обчислює результуючий показник якості k_p (11) для всіх елементів множини $\{P_{opt}\}$, після чого оператор 11 виводить множину оптимальних структур КПП $\{P_{opt}\}$ та набір технічних параметрів (Q, R, T, k_p) , які характеризують ефективність кожного ТР. З отриманої МНР експерт-розробник, на основі своїх знань і досвіду, приймає кінцеве рішення, враховуючи значення Q, R, T, k_p для кожного із варіантів та перспективу подальшого використання обладнання.

Висновки. Запропонований в даній статті подальший розвиток методу проектування цифрових пристроїв із реконфігурованою структурою на базі ПЛІС дозволяє коректніше оцінити ефективність отриманих технічних рішень. Відомі методи оцінюють ефективність системи за двома критеріями якості – сумарні апаратні затрати, сумарний час виконання алгоритму і не враховують особливостей реалізації в складі ПЛІС систем, які містять процесорні ядра.

В запропонованому методі введено додатковий критерій якості – сумарні програмні затрати, що відображає загальний об'єм пам'яті, необхідний для програмного забезпечення, яке виконує алгоритми опрацювання даних у реконфігурованих обчислювальних системах, реалізованих у складі ПЛІС.

У статті отримано формалізований розв'язок задачі структурного синтезу та дискретної оптимізації КПП, яке є універсальним для широкого кола задач оптимального структурного синтезу цифрових пристроїв і систем на базі ПЛІС. На основі цього формалізованого рішення запропоновано методику автоматизованого проектування КПП, що містить етапи функціонального аналізу, структурного синтезу та пошуку структур, оптимальних за функціонально-вартісними показниками.

Введений новий критерій якості дозволяє також розглянути альтернативні шляхи реалізації обчислювальної системи на базі однокристальних мікроконтролерів.

Література

1. Meyer-Baese U. Digital Signal Processing with Field Programmable Gate Arrays [Текст] / U. Meyer-Baese. - Springer, 2001. – 422p.
2. Стешенко В.Б. ПЛИС фирмы Altera: Проектирование устройств обработки сигналов [Текст] / В.Б. Стешко. – М.: Додэка. – XXI, 2000. – 128с.
3. Bodda C. Introduction to Reconfigurable Computing. Architectures, algorithms and applications [Текст] / C. Bodda. – Springer, 2007. – 375p.
4. Зотов В.Ю. Проектирование встраиваемых микропроцессорных систем на основе ПЛИС фирмы XILINX [Текст] / В.Ю. Зотов. – М.: Горячая линия–Телеком, 2006. – 520с.
5. Тарасов И.Е. Разработка цифровых устройств на основе ПЛИС фирмы Xilinx с применением языка

- VHDL [Текст] / И.Е. Тарасов. – М.: Горячая линия–Телеком, 2005. – 252с.
6. PowerPC 405 Processor Block Reference Guide [Електронний ресурс] = UG 018 / Xilinx Inc. - Rev.2.4. - January 11, 2010. – Режим доступу: http://www.xilinx.com/support/documentation/user_guides/ug018.pdf
7. Mike Santarini Xilinx Architects ARM-Based Processor-First, Processor-Centric Device [Електронний ресурс] / Xilinx Inc. – Xcelljournal. – 2010. – №71 – pp. 6-11. – Режим доступу: <http://www.xilinx.com/publications/archives/xcell/issue71/cover-story.pdf>.
8. PicoBlaze 8-bit Embedded Microcontroller User Guide. [Електронний ресурс] = UG129 / Xilinx Inc. – Rev.2.0. – January 28, 2010. – Режим доступу: http://www.xilinx.com/support/documentation/ip_documentation/ug129.pdf.
9. Christophe Chorpentier The Simple MicroBlaze Microcontroller Concept [Електронний ресурс] / Xilinx Inc. – Xcelljournal. – 2010. – №70 – pp. 28-31. – Режим доступу: <http://www.xilinx.com/publications/archives/xcell/Xcell70.pdf>.
10. Зотов В.Ю. Проектирование цифровых устройств на основе ПЛИС фирмы XILINX в САПР WebPACK ISE [Текст] / В.Ю. Зотов. – М.: Горячая линия–Телеком, – 2003. – 624с.
11. Mike Santarini Xilinx Customer Innovation: 85,000 to 2.5 Billion Transistors and Beyond [Електронний ресурс] / Xilinx Inc. – Xcelljournal. – 2010. – Special Issue – pp. 8-15. – Режим доступу: <http://www.xilinx.com/publications/archives/xcell/Xcell-customer-innovation-2010.pdf>.
12. Норенков И.П. Основы автоматизированного проектирования [Текст]: учебное пособие для вузов.
13. 2-е изд. / И.П. Норенков. – М.: Изд-во МГТУ им. Н.Э. Баумана, – 2002. – 366с.
14. Кандырин Ю.В. Методы и модели многокритериального выбора вариантов в САПР [Текст]: учебное пособие для студентов вузов / Ю.В. Кандырин. – М.: Изд-во МЭИ, 2004. – 172с.
15. Гуткин Л.С. Оптимизация радиоэлектронных устройств по совокупности показателей качества. [Текст] / Л.С. Гуткин. – М.: Сов. Радио, 1975. – 368с.
16. Половинкин А.И. Основы инженерного творчества: учеб. пособие для студентов втузов [Текст] / А.И. Половинкин. – М.: Машиностроение, 1988. – 368с.
17. Подиновский В.В. Парето-оптимальное решение многокритериальных задач [Текст] / В.В. Подиновский, В.Д. Ногин. – М.: Наука, 1982. – 256с.
18. Сергиенко И.В. Модели и методы решения на ЭВМ комбинаторных задач оптимизации [Текст] / И.В. Сергиенко, М.Ф. Капшицкая. – К.: Наукова думка, 1981. – 288с.
19. Соломатин Н.М. Выбор микроЭВМ для информационных систем [Текст]: учебное пособие для студентов втузов / Н.М. Соломатин, Р.П. Шертвитис, М.М. Макшанцев. – М.: Высшая школа, 1987. – 120с.
20. Кочан В.В., Тимчишин В.О. Синтез оптимальных структур низьковартісних комп'ютерних систем [Текст] / В.В. Кочан, В.О. Тимчишин // Вісник ДУ "Львівська політехніка". – Львів, 1998. - № 356. – С. 134–144.
21. Палагин А.В., Опанасенко В.Н. Реконфигурируемые вычислительные системы [Текст] / А.В. Палагин, В.Н. Опанасенко. – К.: Просвіта, 2006. – 288с.
22. Майків І.М. Програмно-апаратний метод реалізації контролерів послідовних інтерфейсів [Текст] / І.М. Майків // Наукові нотатки: Міжвузівський збірник. Луцький національний технічний університет. – Луцьк, 2010. – Вип. 27. – С. 197–203.
23. Майків І.М., Кочан В.В., Кочан Р.В. Програмно-апаратний контролер інтерфейсу [Текст]: рішення про видачу патенту на винахід № а 2008 06604 від 14.04.2010.
24. Таненбаум Э. Компьютерные сети. 4-е изд. [Текст] / Э. Таненбаум. – СПб.: Питер, 2003. – 992с.
25. Опанасенко В.М. Формалізація процесу проектування пристроїв та систем на базі ПЛІС [Текст] / В.М. Опанасенко, О.М. Лісовий // Комп'ютерні засоби мережі та системи. – 2009. – №8. – С. 58–63.
26. Одрин В.М. Морфологический синтез систем: морфологические методы поиска [Текст] / В.М. Одрин. – Киев, 1986. – 40с. – (Перепринт / АН УССР. Ин-т кибернетики им. В.М. Глушкова; 86-5).
27. Одрин В.М. Морфологический анализ систем. Построение морфологических таблиц [Текст] / В.М. Одрин, С.С. Картавов. – К.: Наукова думка, 1977. – 148с.
28. Одрин В.М. Методы морфологического анализа технических систем [Текст] / В.М. Одрин. – М.: ВНИИПИ, 1989. – 312с.

Отримано 01.07.2010 р.